



**Vyšší odborná škola a
Střední průmyslová škola elektrotechnická
Božetěchova 3, Olomouc**

Třída : M4

Školní rok : 2000 / 2001

GENERÁTOR OBDELNÍKOVÝCH IMPULSŮ

*II. Praktická úloha z předmětu
elektronické počítače (EPO)*

Vypracoval : Tomáš MOŘKOVSKÝ

Datum zadání : 12. 9. 2000

Datum odzkoušení : 14. 11. 2000

Datum odevzdání : 28. 11. 2000

Hodnocení : _____

Zadání

Navrhněte, sestavte a prakticky vyzkoušejte generátor obdélníkových impulsů. Při návrhu využijte libovolný čítač zapojený jako dělič frekvence. Výstupní frekvence z čítače násobte dle vlastní úvahy. Volba výstupních funkcí bude řešena pomocí multiplexoru.

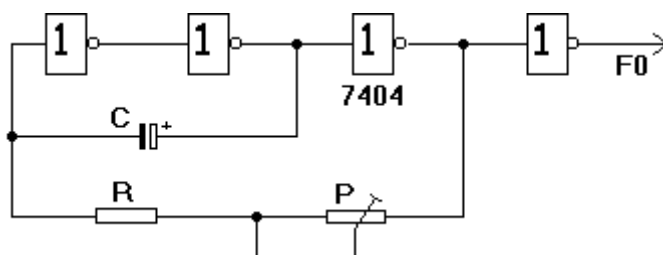
Rozbor

Generátor průběhů proudu je zařízení, které v určitých časových intervalech vytvoří na výstupu proudový impuls. Tento impuls nebo seskupení impulsů se potom periodicky opakuje. Jestli-že má mít takový generátor na výstupu obdélníkový průběh, musíme klást velký důraz na pravoúhlost náběžné i sestupné hrany. Bohužel tato podmínka je teoreticky téměř neřešitelná, ale pro většinu aplikací dostačuje doba přechodu logických úrovní $t_0 \leq 30$ nanosekund, což přibližně zvládne i dobře navržená běžně používaná logika TTL.

Návrh

1. Volba počáteční frekvence – generátor základní frekvence:

Generátor je realizován pomocí třech hradel NOT, kondenzátoru, rezistoru případně i odporového trimru zapojeného v sérii. Poslední hradlo zvyšuje kvalitu hran obdélníkového výstupního napětí.



Frekvence je dána vztahem:

$$F = \frac{1}{3 * (R + P) * C} \quad [Hz; \Omega, \Omega, F]$$

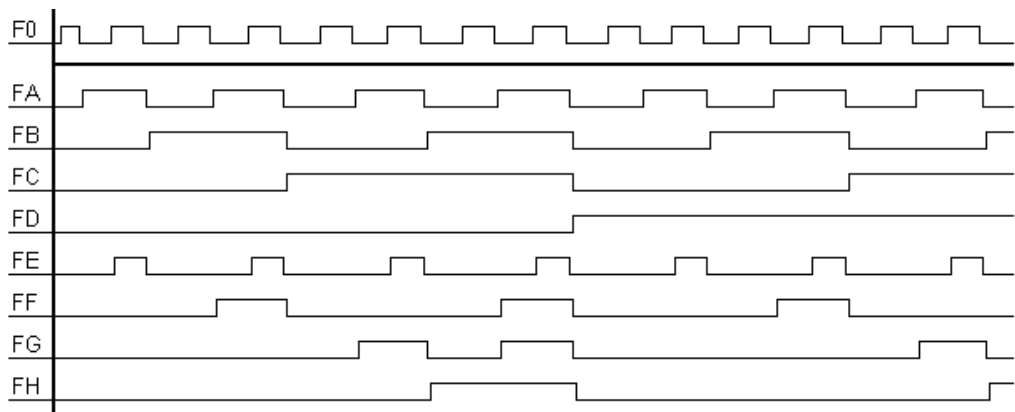
například použitím součástek: $R = 680 \Omega$, $P = 20 \text{ k}\Omega$, $C = 100 \mu\text{F}$ získáme frekvence $F \approx 1,6 \div 49 \text{ Hz}$ (při zkoušení vhodné zvolit okolo 10 Hz).

2. Volba výstupních frekvencí:

Tabulka funkcí:

č.	Funkce
1.	$F_A = 1/2 F_0$
2.	$F_B = 1/4 F_0$
3.	$F_C = 1/8 F_0$
4.	$F_D = 1/16 F_0$
5.	$F_E = [F_0 \& F_A]$
6.	$F_F = [F_A \& F_B]$
7.	$F_G = [F_A \& F_C]$
8.	$F_H = [F_B \& F_C]$

Grafické znázornění průběhů funkcí:

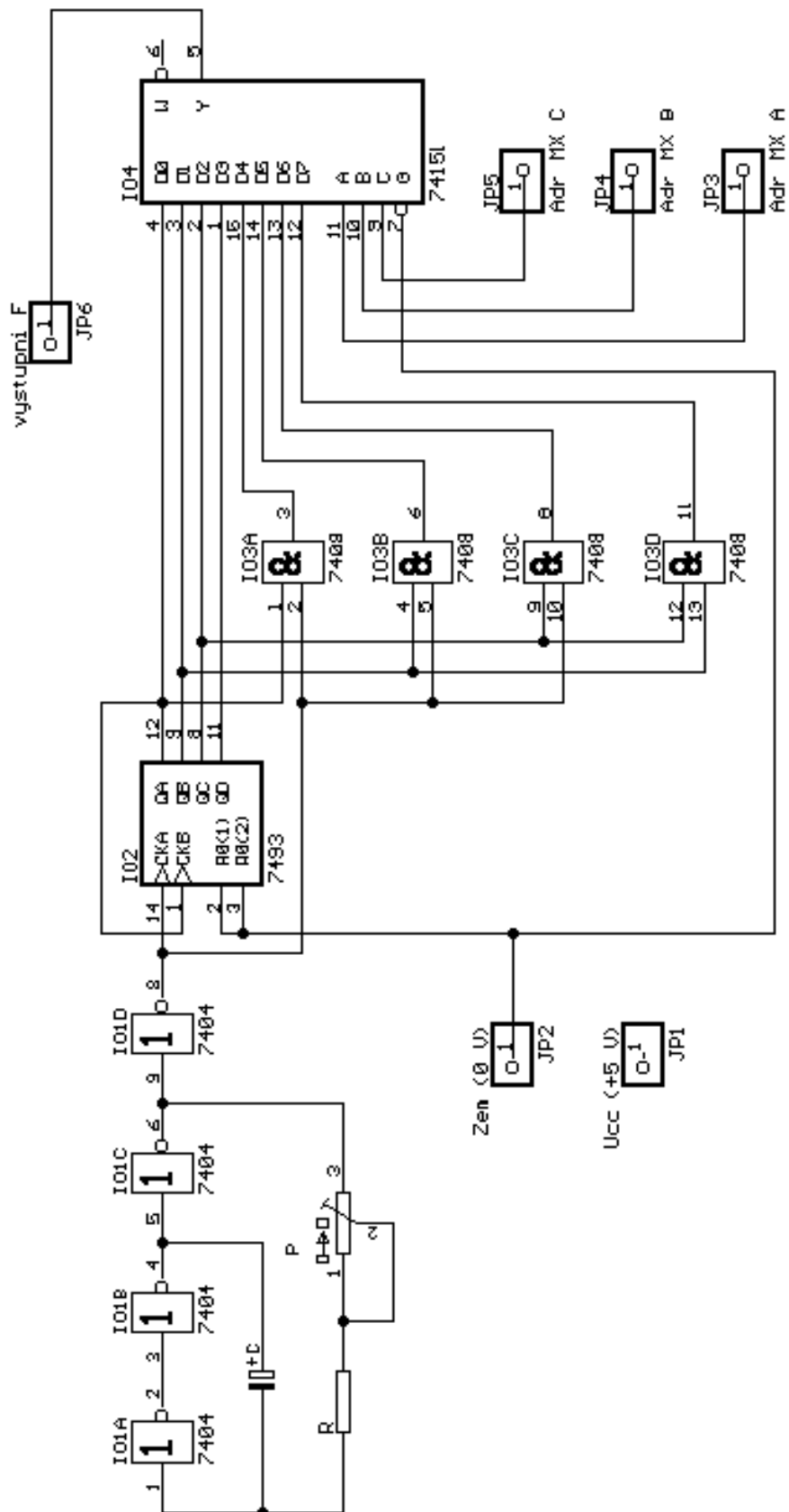


3. Přiřazení adres a vstupů multiplexoru jednotlivým funkcím:

Adresa	Vstup	Funkce
000	D0	F_A
001	D1	F_B
010	D2	F_C
011	D3	F_D
100	D4	F_E
101	D5	F_F
110	D6	F_G
111	D7	F_H

Adresace multiplexoru se provádí pomocí tří adresových vstupů A, B, C.

Schéma zapojení



Rozpiska použitých součástek a zapojení svorek:

Rozpiska:

Ozn.	Typ	Poznámka
C	100 μ F / 16 V	elyt. kondenzátor
R	680 Ω (0207)	rezistor
P	20 k Ω (uhlík)	odporový trimr
IO1	7404	8x invertor NOT
IO2	7493	4-bit binární čítač
IO3	7408	4x2 vstup AND
IO4	74151	8-vst. multiplexor
JP1 – JP6	svorky zkušecího pultu	viz tabulka níže

Svorky:

Ozn.	Zkratka	Popis	Realizace
JP1	Ucc	napájení (+ 5V)	napájecí svorka
JP2	GND	napájení (0 V)	napájecí svorka
JP3	Adr MX C	adresový vstup MX	přepínač log 0 a 1
JP4	Adr MX B	adresový vstup MX	přepínač log 0 a 1
JP5	Adr MX A	adresový vstup MX	přepínač log 0 a 1
JP6	vystupni F	výstupní funkce	logická sonda

Závěr

Ačkoli lze vytvořit nepřeberné množství kombinací výstupních frekvencí vybral jsem si výsledky dělení frekvence a na ukázkou jednoduché násobení těchto výsledků mezi sebou.

I přes správné zapojení nemusí generátor pracovat, neboť celkové zatížení generátoru základní frekvence se pohybuje na hranici logického zisku invertorů. Tento nedostatek by bylo možné vyřešit například přidáním NPN tranzistoru ve spínacím režimu mezi výstup základního generátoru a vstupu čítače.

Použité pomůcky

sešit (CIT, EPO), nepájivé pole, součástky (R,C,P, 4x IO, vodiče), zkušecí pult, DMM Metex, PC (MS Win, MS Office, MS Visio, Eagle 3.55, El. Workbench 4.1)